

1. 圖一電路中之運算放大器(OP-AMP)為理想運算放大器放大器。(25%)

- (a). 計算該電路之震盪頻率(oscillation frequency)。
- (b). 可維持震盪作用之最大 R 值。

2. 圖二電路之電晶體之 $\beta=100$ 。(25%)

計算：

- (a). 輸入阻抗 R_{in}
- (b). 電壓增益 v_o/v_s

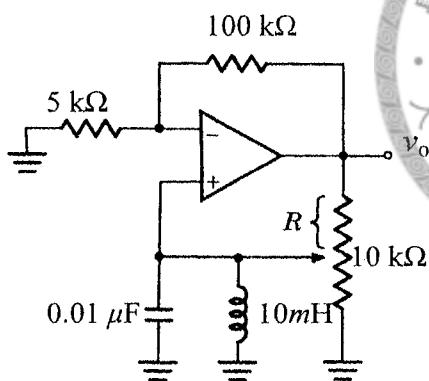
3. 圖三為差動放大電路。(25%)

- (a). 當 $v_{B1}=v_d/2$ 且 $v_{B2}=-v_d/2$ ，其中 v_d 是平均值為 0 的小訊號。

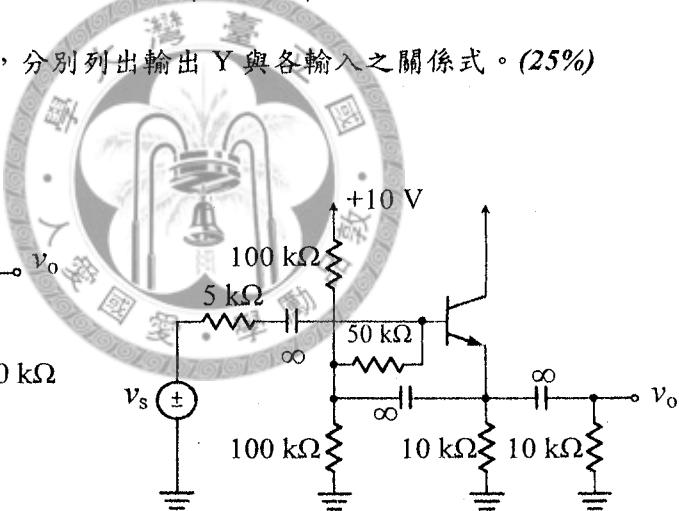
計算差動增益值 $|v_o/v_d|$ 。

- (b). 當 $v_{B1}=v_{B2}=v_{CM}$ 。計算共模增益值 $|v_o/v_{CM}|$ 。

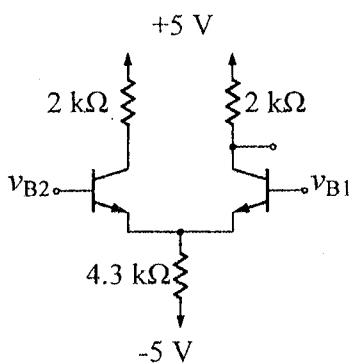
4. 圖四(a)與(b)之邏輯電路，分別列出輸出 Y 與各輸入之關係式。(25%)



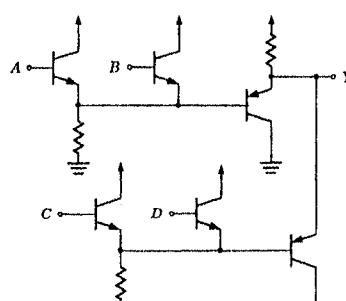
圖一



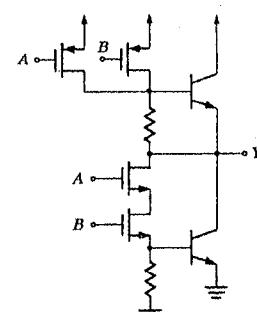
圖二



圖三



圖四(a)



圖四(b)